**КПІ ім. Ігоря Сікорського**

**Інститут прикладного системного аналізу**

**Кафедра Системного проектування**

Лабораторна рoбота №6

«Дослідження кодування команд процесорів х86»

Виконав:

Студент групи ДА-92

ННК «ІПСА»

Насікан Дмитро Юрійович

Варіант № 11

Київ – 2021 рік

**ЗАВДАННЯ**

1. Вивчити формати команд х86. У програмі, розробленій при виконанні лабораторної роботи № 3, вибрати команди, що використовують різні режими адресації даних і команд. Відтранслювати ці команди в машинний код, виділити поля і пояснити їх призначення і значення. Порівняти отримані результати з результатами машинної трансляції.
2. Скласти таблицю кількості тактів для команд, використовуваних в програмі, розробленій при виконанні лабораторної роботи №4. Підрахувати тривалість виконання програми в машинних тактах (використати інструкцію rdtsc).
3. Вивчити призначення виводів БІС мікропроцесора х86.

**ХІД РОБОТИ**

1. Вивчимо формати команд х86. У програмі, розробленій при виконанні лабораторної роботи № 3, виберемо команди, що використовують різні режими адресації даних і команд. Відтранслюємо ці команди в машинний код, виділимо поля і пояснимо їх призначення і значення. Порівняємо отримані результати з результатами машинної трансляції:

У загальному, команди архітектури х86 кодуються таким форматом:



**Префікс**

На початку кожної команди знаходиться від 0 до 4 однобайтових префіксів, які уточняють поводження команди.

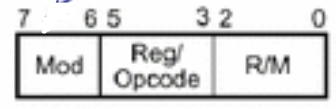
* Префікс блокування "LOCK" вказує процесору на необхідністі монопольного захоплення шини на час виконання наступної машинної команди. Це дозволяє синхронізувати звернення до пам'яті, запобігаючи одночасний доступ декількох пристроїв до однієї комірки пам'яті.
* Два префікса повторень REP і REPNE повторюють наступну за ними строкову інструкцію ECX [CX] раз, кожного разу зменшуючи ECX [CX] на одиницю, але не виставляючи прапор нуля (ZF) при зверненні ECX [CX] в нуль, - вірніше, префікси повторення взагалі не впливають на прапори.
* Префікси перевизначення сегмента вказують який саме сегментной регістр слід використовувати для звернення до комірки пам'яті. Префікси перевизначення сегмента застосовні тільки до командам явно звертається до пам'яті, - т. Е. Мають адресне поле mod, вміст якого не дорівнює "11", а в інших випадках вони ігноруються.
* Префікс перевизначення розміру операндів працює як тригер - якщо він зустрічається в 32-розрядному коді, то процесор інтерпретує операнди наступний за ним інструкції як 16-розрядні і, відповідно, навпаки.
* Префікс перевизначення розмірів адреси дуже схожий на префікс перевизначення розмірів операнда, за тим винятком, що вказує на довжину адресного поля, а не операнда.

**Опкод**

Опкод це код операції, що повинна бути виконана процесором та займає від 1 до 3 байт в коді команди.

**Mod R/M**

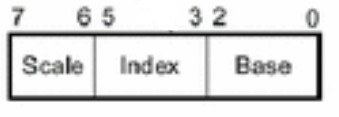
Однобайтове поле задає необхідний спосіб адресації, та перечислює використовувані регістри



Mod – визначає тип адресації, reg/opcode – містить або номери регістрів або додаткові коди операції, R/M – визначає номер регістра, в якому знаходиться операнд, або типи адресації.

**SIB**

Однобайтове поле Scale- Index – Base уточнює метод адресації.



**Зміщення**

В залежності від методу адресації це поле займає 1-4 байти і містить зміщення операнда.

**Безпосереднє значення**

Значення операнда при безпосередній адресації, що займає 1-4 байти.

Виберемо деякі команди з лабораторної роботи №3 та відтранслюємо їх у машинний код:

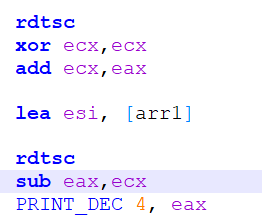
FINIT 🡪 9b db e3 (10011011 11011011 11100011)

FADD 🡪 de c1 (11011110 11000001)

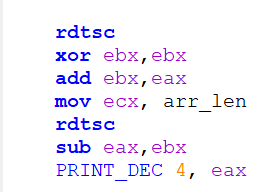
FMUL 🡪 de c9 (11011110 11001001)

FDIV 🡪 de f9 (11011110 11111001)

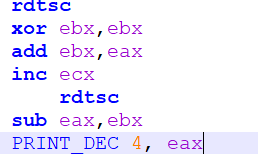
1. Знайдемо, скільки тактів займає виконання команд, використовуваних в програмі, розробленій при виконанні лабораторної роботи №4. Підрахуємо тривалість виконання програми в машинних тактах (використати інструкцію rdtsc):



Lea 🡪 11 тактів



Mov 🡪 14 тактів



INC 🡪 12 тактів

Центральний процесор, виконаний на великій або надвеликій інтегральній схемі (БІС і НВІС). Мікропроцесор (МП) є пристроєм, що реалізує виконання програм і керуючим роботою інших вузлів і пристроїв ПЕОМ. Його характеристики визначають можливості і області практичного використання ПЕОМ, а також їх технічну сумісність.

Мікропроцесори відрізняються один від іншого моделлю, тактовою частотою) і розрядністю. Зокрема, МП однієї моделі можуть мати різну тактову частоту, що задається її генератором, і, відповідно, різнитися за продуктивністю.

У найбільш поширених в світі моделях МП, що випускаються фірмою Intel - INTegrated Electronics Corp. (США) і використовуваних в ПЕОМ типу IBM PC, а також сумісних з ними ПЕОМ інших фірм, застосовується маркування: 8086, 8088 - для перших ПЕОМ класу IBM PC / XT і 80286, 80386, 80486 - для машин класу IBM PC / AT. Перші дві цифри в зазначенні марки моделі мікропроцесорів фірми Intel часто опускаються і останні наводяться у вигляді: 286, 386, 486 або i286, i386, i486.

За кількістю великих інтегральних схем (ВІС) в микропроцессорном комплекті розрізняють мікропроцесори однокристальних, багатокристальні і багатокристальні секційні.

Процесори навіть найпростіших ЕОМ мають складну функціональну структуру, містять велику кількість електронних елементів і безліч розгалужених зв'язків. Змінювати структуру процесора необхідно так, щоб повна принципова схема або її частини мали кількість елементів і зв'язків, сумісний з можливостями БІС. При цьому мікропроцесори набувають внутрішню магістральну архітектуру, т. Е. В них до єдиної внутрішньої інформаційної магістралі підключаються всі основні функціональні блоки (арифметико-логічний, регістрів, стека, переривань, інтерфейсу, управління і синхронізації і ін.).

Для обгрунтування класифікації мікропроцесорів по числу БІС треба розподілити всі апаратні блоки процесора між основними трьома функціональними частинами: операційної, керуючої і интерфейсной. Складність операційної і керуючої частин процесора визначається їх розрядністю, системою команд і вимогами до системи переривань; складність інтерфейсної частини розрядністю і можливостями підключення інших пристроїв ЕОМ (пам'яті, зовнішніх пристроїв, датчиків і виконавчих механізмів і ін.). Інтерфейс процесора містить кілька десятків інформаційних шин даних (ШД), адрес (ША) і управління (ШУ).

Однокристальний мікропроцесори виходять при реалізації всіх апаратних засобів процесора у вигляді однієї БІС або НВІС (надвеликої інтегральної схеми). У міру збільшення ступеня інтеграції елементів в кристалі і числа висновків корпуса параметри однокристальних мікропроцесорів поліпшуються. Однак можливості однокристальних мікропроцесорів обмежені апаратними ресурсами кристала і корпуса. Для отримання многокристального мікропроцесора необхідно провести розбиття його логічної структури на функціонально закінчені частини і реалізувати їх у вигляді БІС (НВІС). Функціональна закінченість БІС многокристального мікропроцесора означає, що його частини виконують заздалегідь визначені функції і можуть працювати автономно.

Операційний процесор служить для обробки даних, керуючий процесор виконує функції вибірки, декодування і обчислення адрес операндів і також генерує послідовності мікрокоманд. Автономність роботи і велика швидкодія БІС УП дозволяє вибирати команди з пам'яті з більшою швидкістю, ніж швидкість їх виконання БІС ОП. При цьому в УП утвориться черга ще не виконаних команд, а також заздалегідь готуються ті дані, які будуть потрібні ОП у наступних циклах роботи. Така випереджальна вибірка команд заощаджує час ОП на очікування операндів, необхідних для виконання команд програм. Інтерфейсний процесор дозволяє підключити пам'ять і периферійні засоби до мікропроцесора; він, по суті, є складним контролером для пристроїв введення / виводу інформації. БІС ІП виконує також функції каналу прямого доступу до пам'яті.

Можливі з пам'яті команди розпізнаються і виконуються кожною частиною мікропроцесора автономно і тому може бути забезпечений режим одночасної роботи всіх БІС МП, тобто конвеєрний потоковий режим виконання послідовності команд програми (виконання послідовності з невеликим тимчасовим зрушенням). Такий режим роботи значно підвищує продуктивність мікропроцесора.

Багатокристальні секційні мікропроцесори виходять у тому випадку, коли у вигляді БІС реалізуються частини (секції) логічної структури процесора при функціональній розбивці її вертикальними площинами (рис. 1, б). Для побудови багаторозрядних мікропроцесорів при паралельному включенні секцій БІС у них додаються засоби "стикування".

Для створення високопродуктивних багаторозрядних мікропроцесорів потрібно настільки багато апаратних засобів, які не реалізуються в доступних БІС, що може виникнути необхідність ще й у функціональній розбивці структури мікропроцесора горизонтальними площинами. В результаті розглянутого функціонального поділу структури мікропроцесора на функціонально і конструктивно закінчені частини створюються умови реалізації кожної з них у вигляді БІС. Всі вони утворюють комплект секційних БІС МП.

Таким чином, мікропроцесорна секція це БІС, призначена для обробки декількох розрядів даних або виконання певних керуючих операцій. Секційні БІС МП визначає можливість "нарощування" розрядності оброблюваних даних або ускладнення пристроїв управління мікропроцесора при "паралельному" включенні більшого числа БІС.

**ВИСНОВКИ**

У ході даної лабораторної роботи мною було досліждено формати команд, склад закодованої команди. Також, було відтрансльовано декілька команд з лабораторної роботи №3 у машнний код. Було виміряно час виконання деяких команд з лабораторної роботи 4 використовуючи команду rdtsc.

Опкоди mov – 0xa0 – 0xa3 або

0xb8 -> в еах

0xb9 🡪 ecx

0xba 🡪 edx

